

FRANCESCO MARIA MARINO

Curriculum Vitae et Studiorum

SETTEMBRE 2008

Indice:

Cenni Biografici	p. 1
Attività Didattica precedente alla entrata in ruolo	p. 2
Attività Didattica svolta da Ricercatore Universitario	p. 3
Attività Didattica svolta da Professore Associato	p. 4
Attività di Servizio	p. 7
Attività di Ricerca	p. 8
Consulenze	p. 13
Credito Scientifico	p. 13
Brevetti	p. 16
Pubblicazioni Didattiche	p. 17
Pubblicazioni Scientifiche	p. 17

Cenni Biografici

Francescomaria Marino nasce a Bari il 24 Febbraio 1968 e, il 13 Dicembre 1991, consegue la Laurea in Ingegneria Elettronica presso il Politecnico di Bari con la votazione di 110/110 e Lode, discutendo una tesi sperimentale in “Calcolatori Elettronici” [D. 1].

Vince due Premi di Laurea:

- Premio di Laurea da Lit. 5.000.000 indetto dalla Sip (ora TELECOM S.p.A.),
- Premio di Laurea da Lit. 2.000.000 come “Migliore Laureato in corso in Atenei Pugliesi nell’anno 1991 - Discipline Scientifiche”, indetto dalla Firestone S.p.A.

A partire dal 15 Luglio 1992 presta un anno di servizio civile, sostitutivo del servizio militare, presso la comunità “A.P.Ri.-Progetto Uomo” atta al recupero di ex-tossico dipendenti.

A partire dal Novembre 1992, viene ammesso tramite concorso, ad una borsa di studio triennale per la frequenza dei corsi di Dottorato di Ricerca in Ingegneria Elettronica presso il Politecnico di Bari. Nel Novembre 1996 consegue il titolo di Dottore di Ricerca [D. 2].

Oltre ai corsi relativi alla Laurea e al Dottorato di Ricerca ha frequentato i seguenti corsi specialistici:

- “Synthetic Aperture Radar: Design, Processing and Applications”, tenuto dal Prof. J.C. Curlander (NASA-JPL); Ottobre 1991, Centro di Geodesia Spaziale – ASI, Matera
- “Imaging Radar: Mission, Technology and Application”, relatori C. Elachi, F.T. Ulaby, J.C. Curlander, F. Rocca, G. Franceschetti, G. Picardi e altri; Giugno 1992, CNR - IRECE (Napoli) & JPL (USA), Napoli.
- “Elaborazione di Immagini e Dati Telerilevati” coordinato dal Prof. V. Cappellini; Ottobre 1994, Scuola Superiore “G. Reiss Romoli”, L’Aquila.

Nel 1996 vince, classificandosi al 1° posto nella classifica di merito con punti 50.00/50, il concorso a n. 2 Borse di Studio annuali nell’ambito della tematica INFORMATICA (Bando CNR n. 201.02.49 del 12/07/’95).

Nel 1997, grazie ad una borsa di studio per l’estero per ricerche e applicazioni nel campo delle discipline afferenti al Comitato Nazionale per la “Scienza e le Tecnologie dell’Informazione” (Bando CNR n. 203.15.8 del 16/09/’96), è *Visiting Researcher* presso la University of Texas at Austin.

Nel 1998 è assunto dal Telecommunications Research Center (Department of Electrical Engineering, Arizona State University) come *Faculty Research Associate*.

Nel 1999, si classifica 1° in un concorso pubblico per due posti in ruolo di Ricercatore Universitario bandito dal Politecnico di Bari per il raggruppamento disciplinare K05A - Sistemi per l’Elaborazione della Informazione. È in servizio dal 1 Marzo dello stesso anno presso la I Facoltà di Ingegneria.

Nei mesi estivi del 1999, grazie ad un congedo straordinario per motivi di studio e ricerca scientifica ai sensi dell’art. 8 della legge 349/58, è *Invited Visiting Researcher* presso il Tampere International Center for Signal Processing della Tampere University of Technology (Finlandia).

Nel 2000 vince, classificandosi al 2° posto nella classifica di merito con punti 28.00/30, il concorso a n. 6 Borse di Studio per l’estero annuali nell’ambito

della tematica SCIENZA E TECNOLOGIA DELL'INFORMAZIONE (Bando CNR n. 203.15.11 del 23/06/00).

Dal 1 Marzo 2002, a seguito di una idoneità a Professore Associato conseguita in una procedura comparativa bandita dall'Università degli Studi di Lecce (Gazzetta Uff. n. 81 del 17/10/2000), è chiamato come Professore Associato dalla I Facoltà di Ingegneria del Politecnico di Bari.

**Attività Didattica
precedente alla entrata
in ruolo**

A.A. '92-'93 e '93-'94	Politecnico	Bari
------------------------	-------------	------

Cura la preparazione di dispense per il corso di "Fondamenti di Informatica" (corso di Laurea in Ingegneria Elettronica).

Dal 1994	Politecnico	Bari
----------	-------------	------

È correlatore di alcune Tesi Sperimentali in Calcolatori Elettronici (Corso di Laurea in Ingegneria Elettronica).
Inoltre, ha fatto parte delle seguenti commissioni d'esame (Facoltà di Ingegneria):

- "Informatica e Disegno" (D.U. in Ingegneria Meccanica);
- "Fondamenti di Informatica" (C.d.L. in Ingegneria Meccanica);
- "Sistemi per la Progettazione Automatica" (N.O.) (C.d.L. in Ingegneria Elettronica);
- "Progetto con l'Ausilio del Calcolatore" (V.O.) (C.d.L. in Ingegneria Elettronica);
- "Elementi di Informatica" (D.U. Teledidattico in Ingegneria Meccanica);
- "Fondamenti di Informatica" (C.d.L. in Ingegneria Elettrica);
- "Calcolatori Elettronici" (C.d.L. in Ingegneria Elettronica).

A.A. '94-'95	Politecnico	Bari
--------------	-------------	------

Svolge 10 seminari integrativi del corso di "Fondamenti di Informatica" (corso di Laurea in Ingegneria Meccanica).

A.A. '94-'95	Consorzio Nettuno	Bari
--------------	-------------------	------

Nell'ambito del Diploma Teledidattico in Ingegneria Meccanica (Consorzio Nettuno/Politecnico di Bari) è tutor in aula per i corsi di "Fondamenti di Informatica II" e di "Elementi di Informatica", prendendo parte alle rispettive commissioni d'esame.

A.A. '95-'96	Consorzio Nettuno	Lecce
--------------	-------------------	-------

Nell'ambito del Diploma Teledidattico in Ingegneria Informatica (Consorzio Nettuno/Università di Lecce) è tutor in aula per il corso di "Fondamenti di Informatica III", prendendo parte alla commissione d'esame.

1996	CSEI - Innovation Management Center	Bari
------	-------------------------------------	------

È docente di "Informatica" in 3 master di specializzazione professionale per laureati organizzati dal CSEI/Università di Bari/Politecnico di Bari.

A.A. '95-'96 e '96-'97	Politecnico	Bari
------------------------	-------------	------

È “Professore a contratto” (Articolo 100) del modulo di “Fondamenti di Informatica” nell’ambito del Diploma Universitario in Ingegneria Meccanica del Politecnico di Bari, sede distaccata di Foggia.

Estate 1998	Arizona State University	Tempe, AZ, USA
-------------	--------------------------	----------------

È “Teaching Assistant” (TA) del corso EEE 508 “Digital Image Processing and Compression” nell’ambito dei programmi per Master e Ph.D. in Electrical Engineering all’Arizona State University.

1999	ARCHÈ	Potenza
------	-------	---------

È docente di “Packages Informatici” in un master di specializzazione professionale per diplomati organizzati dall’ente ARCHÈ di Potenza.

1999	CSEI - Innovation Management Center	Bari
------	-------------------------------------	------

È docente di “Informatica” in un master di specializzazione professionale per diplomati organizzati dal CSEI/Università di Bari/Politecnico di Bari.

1999	Camera di Commercio I.A.A.	Bari
------	----------------------------	------

È docente di “Informatica di Base” in un corso di formazione per diplomati organizzato dalla IFOC - Azienda Speciale della Camera di Commercio I.A.A. di Bari.

**Attività Didattica svolta
da Ricercatore Univ.**

A.A. '98-'99	Politecnico	Bari
--------------	-------------	------

Entrato in servizio il 1 marzo 1999 come Ricercatore Universitario per il settore Scientifico Disciplinare K05A - Sistemi per l’Elaborazione dell’informazione, assume come carico didattico residuo per l’A.A. 1998-'99 la parte esercitativa del corso di “Fondamenti di Informatica” (C.d.L. in Ingegneria Civile) e prende parte delle commissioni d’esame dei corsi di:

- “Fondamenti di Informatica” (C.d.L. in Ingegneria Elettronica);
- “Fondamenti di Informatica” (C.d.L. in Ingegneria Civile);
- “Calcolatori Elettronici” (C.d.L. in Ingegneria Elettronica).

A.A. 1999-2000	Politecnico	Bari
----------------	-------------	------

Gli è affidato, come carico didattico le esercitazioni relative ai corsi di “Fondamenti di Informatica” (accorpato per il C.d.L. in Ingegneria Civile ed il C.d.L. in Ingegneria Edile), “Fondamenti di Informatica” (C.d.L. in Ingegneria Meccanica) e “Calcolatori Elettronici” (C.d.L. in Ingegneria Elettronica). Nell’ambito del corso di “Fondamenti di Informatica” (accorpato per il C.d.L. in Ingegneria Civile ed il C.d.L. in Ingegneria Edile) svolge anche un seminario integrativo della didattica dal titolo “Tecniche di rappresentazione di immagini digitali”, curando la redazione della pubblicazione didattica [PD. 1].

Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di “Fondamenti di Informatica” (D.U. in Ingegneria Elettrica) e di “Calcolatori Elettronici I” (D.U. in Ingegneria Elettronica).

Fa parte del Consiglio di Corso di Laurea di Ingegneria Civile, del Consiglio di Corso di Diploma Universitario in Ingegneria Elettrica e del Consiglio di Corso di Diploma Universitario in Ingegneria Elettronica.

A.A. 1999-2000 Politecnico/Università di Bari/Università di Lecce

Nell’ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce) è docente del corso di “Fondamenti di Informatica per l’Apprendimento” (incarico retribuito).

A.A. 1999-2000 Politecnico di Bari/Reg. Puglia/Ministero Pub. Istr.

Nell’ambito del Progetto Pilota IFTS (Nuovi Business da Nuove Tecnologie) organizzato dal Politecnico di Bari, dalla Regione Puglia e dal Ministero della Pubblica Istruzione è docente del corso di “Calcolatori Elettronici I” (incarico retribuito).

A.A. 2000-2001 Politecnico

Bari

Gli è affidato, come carico didattico, l’insegnamento del corso di “Calcolatori Elettronici” (C.d.L. in Ingegneria Informatica) e le esercitazioni relative ai corsi di “Fondamenti di Informatica” (C.d.L. in Ingegneria Civile) e di “Informatica Grafica” (C.d.L. in Ingegneria Edile); fa parte della commissione di esami del corso di “Calcolatori Elettronici” (C.d.L. in Ingegneria Elettronica).

Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di “Fondamenti di Informatica” (D.U. in Ingegneria Elettrica) e di “Fondamenti di Informatica II” (D.U. in Ingegneria Elettronica).

A.A. 2000-2001 Politecnico/Un. di Bari/Un. di Lecce/Un. Di Foggia

Nell’ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce, Università di Foggia) è docente dei corsi di “Fondamenti di Informatica per l’Apprendimento” e di “Fondamenti di Informatica per l’Insegnamento” (incarichi retribuiti).

A.A. 2001-2002 Politecnico

Bari

Gli è affidato, sotto forma di supplenza retribuita, l’insegnamento del corso di “Calcolatori Elettronici” (C.d.L. in Ingegneria Informatica, 9 CFU).

Attività Didattica svolta da Professore Assoc.

A.A. 2001-'02 Politecnico

Bari

In corso d'anno, nel Marzo 2002 viene chiamato come Professore Associato dalla I Facoltà di Ingegneria per tenere i corsi di “Informatica 1” (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU) e di “Fondamenti di Informatica 2” (C.d.L. in Ingegneria delle Telecomunicazioni, nuovo ordinamento, 6 CFU, 3 dei quali retribuiti).

A.A. 2001-2002 Politecnico/Un. di Bari/Un. di Lecce/Un. Di Foggia
Nell'ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce, Università di Foggia) è docente dei corsi di "Fondamenti di Informatica per l'Apprendimento" e di "Fondamenti di Informatica per l'Insegnamento" (incarichi retribuiti).

A.A. 2002-2003 Politecnico Bari
Gli è affidato, come carico didattico, l'insegnamento del corso di "Calcolatori Elettronici" (C.d.L. in Ingegneria Informatica, vecchio ordinamento, 9 CFU). Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di "Informatica 1" (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU), "Fondamenti di Informatica 2" (C.d.L. in Ingegneria delle Telecomunicazioni, nuovo ordinamento, 6 CFU) e "Informatica 2" (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).
È proponente, con il Prof. G. Mastronardi del Progetto di miglioramento qualitativo della didattica dal titolo "Creazione di materiale didattico multimediale di alta qualità per il corso di Calcolatori Elettronici" approvato e valutato al secondo posto in graduatoria fra tutti quelli presentati dal Consiglio della I Facoltà di Ingegneria del Politecnico di Bari (seduta del 23 settembre 2002). Nell'ambito di questo progetto viene realizzato il CD-ROM multimediale [PD. 2].

A.A. 2002-2003 Politecnico/Un. di Bari/Un. di Lecce/Un. Di Foggia
Nell'ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce, Università di Foggia) è docente dei corsi di "Fondamenti di Informatica per l'Apprendimento" e di "Fondamenti di Informatica per l'Insegnamento" (incarichi retribuiti).

A.A. 2003-2004 Politecnico Bari
Gli è affidato, come carico didattico, l'insegnamento del corso di "Calcolatori Elettronici" (C.d.L. in Ingegneria Informatica, vecchio ordinamento, 9 CFU). Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di "Calcolatori Elettronici" (C.d.L. in Ingegneria Informatica, nuovo ordinamento, 6 CFU), "Fondamenti di Informatica 2" (C.d.L. in Ingegneria delle Telecomunicazioni, nuovo ordinamento, 6 CFU) e "Informatica 2" (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).

A.A. 2004-2005 Politecnico Bari
Gli è affidato, come carico didattico, l'insegnamento del corso di "Calcolatori Elettronici" (C.d.L. in Ingegneria Informatica, nuovo ordinamento, 6 CFU) e "Informatica 1" (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).
Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di "Architetture di Calcolo per le TLC" (C.d.L. Specialistica in Ingegneria delle Telecomunicazioni, nuovo ordinamento, 3 CFU) "Fondamenti di Informatica 2" (C.d.L. in Ingegneria, Ingegneria delle Telecomunicazioni, nuovo ordinamento, 6 CFU) e "Informatica 2" (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).

A.A. 2004-2005 Politecnico/Un. di Bari/Un. di Lecce/Un. Di Foggia
Nell'ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce, Università di Foggia) è docente dei corsi di "Fondamenti di Informatica per l'Apprendimento" e di "Fondamenti di Informatica per l'Insegnamento" (incarichi retribuiti).

A.A. 2005-2006 Politecnico Bari

Gli è affidato, come carico didattico, l'insegnamento del corso di "Calcolatori Elettronici" (C.d.L. in Ingegneria Informatica, nuovo ordinamento, 6 CFU) e "Tecniche di Visione Artificiale" (C.d.L. Specialistica in Ingegneria Elettronica, accorpato con C.d.L. Specialistica in Ingegneria Informatica, nuovo ordinamento, 6 CFU).

Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di "Architetture di Calcolo per le TLC" (C.d.L. Specialistica in Ingegneria delle Telecomunicazioni, nuovo ordinamento, 3 CFU) "Fondamenti di Informatica 2" (C.d.L. in Ingegneria, Ingegneria delle Telecomunicazioni, nuovo ordinamento, 6 CFU) e "Informatica 2" (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).

A.A. 2005-2006 Politecnico/Un. di Bari/Un. di Lecce/Un. Di Foggia

Nell'ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce, Università di Foggia) è docente dei corsi di "Fondamenti di Informatica per l'Apprendimento" e di "Fondamenti di Informatica per l'Insegnamento" (incarichi retribuiti).

A.A. 2006-2007 Politecnico Bari

Gli è affidato, come carico didattico, l'insegnamento del corso di "Calcolatori Elettronici" (C.d.L. in Ingegneria Informatica, nuovo ordinamento, 6 CFU) e "Tecniche di Visione Artificiale" (C.d.L. Specialistica in Ingegneria Elettronica, accorpato con C.d.L. Specialistica in Ingegneria Informatica, nuovo ordinamento, 6 CFU).

Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di "Fondamenti di Informatica 2" (C.d.L. in Ingegneria, Ingegneria delle Telecomunicazioni, nuovo ordinamento, 6 CFU) e "Informatica 2" (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).

A.A. 2006-2007 Politecnico/Un. di Bari/Un. di Lecce/Un. Di Foggia

Nell'ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce, Università di Foggia) è docente dei corsi di "Fondamenti di Informatica per l'Apprendimento" e di "Fondamenti di Informatica per l'Insegnamento" (incarichi retribuiti).

A.A. 2007-2008 Politecnico Bari

Gli è affidato, come carico didattico, l'insegnamento del corso di "Calcolatori Elettronici" (C.d.L. in Ingegneria Informatica, nuovo ordinamento, 6 CFU) e "Tecniche di Visione Artificiale" (C.d.L. Specialistica in Ingegneria Elettronica, accorpato con C.d.L. Specialistica in Ingegneria Informatica, nuovo ordinamento, 6 CFU).

Gli vengono inoltre affidati, sotto forma di supplenza retribuita, i corsi di “Fondamenti di Informatica 2” (C.d.L. in Ingegneria, Ingegneria delle Telecomunicazioni, nuovo ordinamento, 6 CFU) e “Informatica 2” (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).

A.A. 2007-2008 Politecnico/Un. di Bari/Un. di Lecce/Un. Di Foggia

Nell’ambito della Scuola Interateneo di Specializzazione per la Formazione degli Insegnanti della Scuola Secondaria (Politecnico di Bari, Università di Bari, Università di Lecce, Università di Foggia) è docente dei corsi di “Fondamenti di Informatica per l’Apprendimento” e di “Fondamenti di Informatica per l’Insegnamento” (incarichi retribuiti).

Attività di Servizio

A.A. 1999-2000 Politecnico Bari

Ad Anno Accademico iniziato assume a titolo gratuito ed al di là del proprio carico didattico, l’insegnamento del corso di “Fondamenti di Informatica II” (D.U. in Ingegneria Elettronica), divenuto vacante a Dicembre.

Dall’A.A. '99-2000 Politecnico Bari

In seno al Consiglio di Corso di Diploma Universitario in Ingegneria Elettronica, è membro della Commissione per la Didattica.

A.A. 2001-2002 Politecnico Bari

È membro della Commissione per gli Esami di Stato per l’abilitazione all’esercizio della professione d’ingegnere sul territorio nazionale.

2001-2003 Politecnico Bari

È membro eletto della Commissione Scientifica per la valutazione dei progetti di ricerca sui Fondi di Ricerca di Ripartizione d’Ateneo per il macrosettore “Ingegneria Industriale e dell’Informazione”.

Dal 2001 Politecnico Bari

È membro del Consiglio dei Docenti del Dottorato in Ingegneria dell’Informazione del Politecnico di Bari.

Dal 2002 DEE - Politecnico Bari

È membro della Commissione di valutazione dei piani annuali delle ricerche del Dipartimento di Elettrotecnica ed Elettronica (DEE) del Politecnico di Bari.

A.A. 2001-2002 Politecnico Bari

Ad Anno Accademico iniziato assume a titolo gratuito ed al di là del proprio carico didattico, l’insegnamento del corso di “Informatica 1” (C.d.L. in Ingegneria Elettronica, nuovo ordinamento, 6 CFU).

A.A. 2003-2004 CUC Ing. dell’Informazione - Politecnico Bari

Nell’ambito del CUC Ing. dell’Informazione, è membro della commissione didattica per i C.d.L. di Ingegneria dell’Automazione e di Ingegneria Informatica.

A.A. 2004-2005 CUC Ing. dell'Informazione - Politecnico Bari
Nell'ambito del CUC Ing. dell'Informazione per il corso di laurea in ingegneria informatica, è membro delle commissioni:

- PRATICHE STUDENTI E PIANI DI STUDIO
- COORDINAMENTO PROGRAMMI E NUOVA PROGETTAZIONE 3+2
- COMMISSIONE AUTOVALUTAZIONE

ed è inoltre garante per il corso di laurea specialistica di ingegneria informatica.

A.A. 2005-2006 CUC Ing. dell'Informazione - Politecnico Bari
Nell'ambito del CUC Ing. dell'Informazione, è membro della commissione LAUREE AD HONOREM.

A.A. 2006-2007 CUC Ing. dell'Informazione - Politecnico Bari
Nell'ambito del CUC Ing. dell'Informazione, è membro della Commissione Didattica per l'adeguamento al DM 270 del corso di Laurea in Ing. delle Telecomunicazioni.

Attività di Ricerca

L'attività di ricerca di Francescomaria Marino è incentrata nella definizione e valutazione di architetture specializzate e nello studio di algoritmi con particolare enfasi agli ambienti di calcolo paralleli. Il campo applicativo più frequentemente esplorato è stato quello dell'elaborazione dei segnali e delle immagini digitali. Gli interessi verso l'aspetto architeturale ed algoritmico sono stati -volutamente e spesso- intrecciati in quanto le tematiche che coinvolgono uno dei due aspetti necessariamente interessano "simbioticamente" anche l'altro.

dal 1992 Politecnico Bari
Immediatamente dopo la Laurea e simultaneamente alla frequenza dei corsi triennali di Dottorato di Ricerca, collabora con il gruppo di Ingegneria Informatica del Politecnico di Bari, fornendo anche supporto di tipo esercitativo-didattico.

I temi di ricerca affrontati hanno riguardato principalmente algoritmi e architetture di calcolo parallele specializzate per l'elaborazione di immagini e segnali digitali. Alcuni degli aspetti applicativi hanno riguardato architetture di convoluzione/correlazione [D. 2], [RI. 5], [RI. 6], algoritmi di *pattern recognition*, [CN. 1], di segmentazione [CI. 12], di ingrandimento di immagini digitali [CI. 8], [RI. 3], di *rendering* fotogrammetrico [CI. 6], di steganografia [CI. 19]-[CI. 22], [RI. 14].

Alcuni degli strumenti sviluppati (in particolare software di *quality enhancement* per immagini digitali) sono anche stati adoperati per sessioni peritali svolte su incarico di alcune Procure della Repubblica Italiana.

Ha partecipato ad alcuni Progetti di Ricerca sui sistemi SAR (Radar ad Apertura Sintetica) finanziati dall'ASI, al Progetto Finalizzato CNR sui Sistemi Informatici e Calcolo Parallelo, e a diversi progetti finanziati dal MURST (ex 60%).

1994	Area CNR	Lecce
<p>Collabora con il Gruppo di Ricerca dell'Area di Lecce del CNR in un progetto riguardante <u>un'architettura parallela per la ricostruzione in tempo reale di immagini da dati provenienti da Tomografi 3-D ad Emissione di Positroni (3-D PET)</u>. Tale architettura è oggetto di un brevetto di proprietà del CNR, di cui è coautore [B. 2].</p> <p>L'apporto personale alla definizione della architettura brevettata, documentato in una sezione della Tesi di Dottorato [D. 2] e da pubblicazioni che, per segretezza brevettuale erano state in un primo momento limitate a geometrie bi-dimensionali, [CN. 2], risiede nella innovativa tecnica di gestione dei dati. Questa strategia consente di accedere alle centinaia di dati interessati dal decadimento radioattivo rivelato (qualunque esso sia) in solo tre distinti accessi paralleli ai banchi. Questa drastica riduzione dei tempi di I/O consente un'elaborazione "al volo", cioè durante la stessa fase di rivelazione/acquisizione.</p>		
1996-'97	IESI-CNR	Bari
<p>Si aggiudica una Borsa di Studio CNR proponendo una ricerca dal titolo "Studio di Architetture Parallele per il Trattamento di Immagini nel Contesto di un <u>AMV (Autonomous Mobile Vehicle)</u>". Tale tema viene sviluppato all'interno dello Istituto Elaborazione Segnali e Immagini (IESI) dell'Area del CNR di Bari.</p> <p>A compimento della ricerca si è arrivati al progetto di un'architettura idonea a compiere le elaborazioni più pesanti dal punto di vista computazionale, fra quelle richieste da un veicolo che si muove autonomamente basandosi su immagini acquisite durante lo stesso moto [CI. 13], [RI. 4]. Le prestazioni di tale <i>hardware</i> consentono il processing di una sequenza di immagini acquisite a frequenza pari a quella televisiva, con evidente beneficio, in termini di velocità di moto, per lo stesso veicolo.</p>		
1997	University of Texas at Austin	Austin, TX, USA
<p>Vinta una Borsa di Studio per l'Estero, da seguito all'invito del Prof. Earl E. Swartzlander e trascorre un anno presso l'Application Specific Processing Group dell'Electrical Engineering Dept. della University of Texas at Austin.</p> <p>Si occupa di calcolo parallelo, sia definendo algoritmi ottimali per macchine parallele <i>general purpose</i> che disegnando architetture VLSI dedicate (ASICs) altamente parallele.</p> <p>Uno dei risultati applicativi raggiunti è la possibilità di <u>calcolare, in maniera distribuita e altamente parallela, una classe di trasformate discrete multidimensionali (Fourier, Seno, Coseno, Hartley [RI. 7])</u>, senza necessità di trasposizione delle singole trasformate mono-dimensionali calcolate lungo dimensioni ortogonali. Questo risultato è raggiunto senza introdurre ridondanza computazionale e richiedere lo scambio di dati fra i processori cooperanti necessario agli algoritmi classici per trasportare risultati intermedi. Come noto, tali comunicazioni, nel caso di implementazione su macchine parallele con memoria distribuita rappresentano un pesante <i>overhead</i>: la loro completa rimozione ha consentito di ottenere interessanti <i>speed-up</i> rispetto ad altri algoritmi conosciuti (da 1.4 a 3.0, secondo misure effettuate su un DSP-3 dell'AT&T). In aggiunta, l'algoritmo trovato ha una utilità anche nel caso di implementazione tramite ASICs, in quanto permette di risparmiare l'<i>hardware</i></p>		

necessario alla trasposizione (*buffers di corner-turning*), oltre a consentire ovvi benefici in termini di latenza.

In un altro studio successivo, un approccio simile è stato utilizzato per sviluppare un algoritmo altamente efficiente per il calcolo della Trasformata Wavelet Discreta bidimensionale [RI. 8]. Anche in questo caso, l'aver evitato completamente scambi di dati fra i vari processori dell'ambiente parallelo ha consentito di ottenere interessanti *speed-up* rispetto ad algoritmi tradizionali.

1998-'99	Arizona State University	Tempe, AZ, USA
----------	--------------------------	----------------

In questo periodo è *Faculty Research Associate* presso il Telecommunications Research Center e si occupa di algoritmi e architetture per la compressione di immagini e video digitali (senza perdita soggettiva di qualità) basate sulle trasformate Wavelet.

Definisce anche un dispositivo bit-seriale capace di calcolare la trasformata discreta wavelet sia diretta che inversa (le due operazioni sono strutturalmente molto diverse) [RI. 9]. Inoltre, vengono proposte diverse soluzioni architetture al calcolo della trasformata bidimensionale per filtri non separabili [RI. 12]. Uno di detti dispositivi, usando una quantità di hardware comparabile al minimo richiesto dall'attuale stato dell'arte in letteratura, consente una completa decomposizione di una immagine di $N \times N$ pixel in soli $(2/3)N^2$ cicli di *clock*. Tale performance rappresenta uno *speed-up* superiore al 33% rispetto alle migliori architetture conosciute, che richiedono almeno $N^2 + N$ cicli.

Una variante di questa architettura, sfruttando la caratteristica word-seriale della stessa, permette una strutturazione *pipe-line*, che, in caso di filtri lineari, richiede un *hardware overhead* notevolmente ridotto e consente di ottenere una decomposizione in soli $N^2/2$ cicli.

La ricerca condotta è inquadrata in 2 progetti di Ricerca finanziati dalla Intel Corporation:

- "Signal Processing for Improved Image Quality", e
- "Real-Time High-Quality DWT-Based Image & Video Processing and Compression for Peripheral Devices"

di cui è *Co-investigator*). La qualità industriale dei risultati conseguiti ha portato a due brevetti registrati presso l'US Patents and Trademarks Office dall'Intel Corporation ed estesi in seguito anche a Taiwan, di cui si è coautori [B. 3], [B. 3].

1999	Tampere University of Technology	Finlandia
------	----------------------------------	-----------

Durante il periodo estivo, grazie ad un congedo straordinario per motivi di studio e ricerca scientifica ai sensi dell'art. 8 della legge 349/58, è *Invited Visiting Researcher* presso il Tampere International Center for Signal Processing.

Viene definita un'architettura per la Discrete Wavelet Transform che è di un fattore 2 più veloce di ogni altra architettura "single-chip" nota [CI. 16], [RI. 10]. Inoltre, la sua complessità " AT^2 " è circa metà di quella di altre architetture, in quanto, l'architettura definita è estremamente efficiente (la sua efficienza media in termine di utilizzo effettivo dei processori, è 99.1%) grazie ad una innovativa strutturazione a 2 stadi. L'architettura è stata implementata su silicio. Un principio bi-stadio simile è adottato anche nel caso 2-D [RI. 11]. L'efficienza dell'architettura bidimensionale è elevata ($\geq 87.5\%$) e le

prestazioni ottenibili non sono riscontrabili in nessun altro dispositivo noto (una decomposizione completa in $N^2/4$ cicli di clock).

1999-2000	DEE-Politecnico di Bari	Bari
-----------	-------------------------	------

E' proponente e responsabile scientifico del progetto di ricerca "Architetture Parallele Specializzate per il Calcolo ad Elevate Prestazioni di Alcune Trasformate (Possibili Risvolti Applicativi: Compressione di Immagini e Video Digitali)" finanziato dal Politecnico di Bari con fondi MURST.

Nell'ambito di questa ricerca si definisce un'architettura modulare, compatta e completamente flessibile in quanto indipendente dalle proprietà del filtro che implementa la Wavelet, e può essere impiegata in applicazioni multidimensionali, qualora la funzione Wavelet adottata sia separabile [RI. 12]. Viene anche mostrato come proprietà di simmetria o antisimmetria dei filtri lineari possono essere sfruttate allo scopo di ridurre di un fattore 4 l'*hardware* necessario.

Inoltre, è inserito in una ricerca coordinata dal Prof. Giuseppe Mastronardi (Fondi MURST/ex 60%) dal titolo "Implementazioni Parallele di Algoritmi Genetici per l'Estrazione di Caratteristiche da Immagini Digitali".

2001-2003	DEE-Politecnico di Bari	Bari
-----------	-------------------------	------

E' proponente e responsabile scientifico del progetto di ricerca "Definizione di Algoritmi per applicazioni di steganografia nei nuovi standard di immagini digitali" finanziato dal Politecnico di Bari con fondi MURST.

Modific

La steganografia è una tecnica che consiste nel nascondere file (dal contenuto riservato) all'interno di altri file, tipicamente codificanti immagini, che fungono così da cavalli di Troia per il messaggio "segreto". Questo concetto è ben diverso da quello della crittografia che nasconde il contenuto di un messaggio, non la sua stessa esistenza.

Si sono studiati algoritmi di steganografia sia per immagini in formati classici (gif e jpeg, [CI. 19], [CI. 21], [CI. 22], [RI. 13]), che per immagini compresse con tecniche basate sulla DWT [CI. 20].

Il risultato principe di questo studio ha portato a proporre un software (JASTEG2000) che implementa 4 differenti metodi steganografici che superano significativamente quelli attualmente stato dell'arte per JPEG2000 sia in termini di dimensione del messaggio che può essere iniettato in un file JPEG2000, sia in termini di perdita di qualità e di accrescimento del file contenitore a seguito dell'embedding.

2002-2006	ISSIA-CNR	Bari
-----------	-----------	------

Partecipa al PON 2002-2006 "Railsafe" finanziato per € 1.042.000, il cui scopo è il progetto di un sistema di ispezione visiva completamente automatizzato per la manutenzione di infrastrutture ferroviarie.

Il sistema progettato (VISyR, Visual Inspection System for Railway maintenance) è stato anche realizzato in forma prototipale e permette il monitoraggio della presenza/assenza di fermi d'attacco, oltre che l'analisi dei difetti superficiali della rotaia.

Il proprio apporto è consistito nel progetto e realizzazione su una FPGA dell'Altera (Stratix EP1S60F1020C6) dei moduli di rail-tracking e di bolt-detection che costituiscono il *core* di VISyR. IL modulo di rail-tracking rivela il centro della rotaia su un video acquisito da un sistema di visione con

un'accuratezza che sperimentalmente si è verificata del 98.5%, e con una performance che consente il processing real-time di una video-sequenza acquisita ad una velocità di percorrimto della linea ferroviaria superiore ai 190 km/h [RI. 16]. Il riconoscimento della presenza/assenza di fermi d'attacco avviene tramite una cross validazione basata su Haar Transform e Daubechies DWT con un'affidabilità del rilevamento di fermi d'attacco superiore al 99.9% e con rilevamenti di meno di 5 falsi positivi su 10.000 finestre analizzate. Il tutto con una performance di calcolo capace di eseguire ispezioni real-time a velocità di percorrenza medie di 152 km/h con punte di oltre 200 km/h [CI. 23], [RI. 15].

Il sistema sviluppato è oggetto di una proposta di brevetto inoltrata dal CNR, di cui si è coautori [B.4].

2007-2010	ISSIA-CNR	Bari
<p>Partecipa al progetto SIRRI3D: Sperimentazione e Integrazione di un sistema per il Rilevamento e la Ricostruzione 3D di infrastrutture, finanziato per € 3.000.000 nell'ambito della Legge 297/99.</p>		
<p>L'obiettivo del progetto è quello di ricostruire un'infrastruttura, attraverso un sensore di ricostruzione 3D. Tale target ha potenzialità enormi sia in ambito ferroviario che autostradale per la pianificazione del traffico e della manutenzione.</p>		
<p>La necessità che il sistema di ricostruzione 3D operi da un mezzo mobile è essenzialmente legata ai contesti applicativi indirizzati: ferroviario ed autostradale. La vastità di entrambe le reti nonché i requisiti di frequenza con cui si vogliono verificare le infrastrutture escludono in modo categorico l'operabilità manuale che del resto è quella correntemente utilizzata.</p>		
<p>La finalità del progetto è quello di realizzare un sistema di ricostruzione 3D operante da mezzo mobile che permetta di ricostruire l'infrastruttura nei due ambiti su citati. Le performance che si mira ad ottenere sono: 1) Ambito Ferroviario: un sistema operante alla velocità massima di 200 km/h con la risoluzione di 1 cm in grado di ricostruire qualunque componente infrastrutturale nel raggio di 5 m. 2) Ambito Autostradale: un sistema operante alla velocità massima di 100 km/h con la risoluzione di 2 cm che ricostruisca ogni componente infrastrutturale nel raggio di 10 m.</p>		
<p>Ovviamente, anche se lo stato dell'arte evidenzia la possibilità di raggiungere precisioni anche più spinte di quelle citate, è il concorrere delle due condizioni contemporanee (velocità e precisione) che pone un vincolo forte. Per cui le performance suddette sono da considerarsi un obiettivo auspicabile da raggiungere, subordinato alle prestazioni delle tecnologie di punta attualmente disponibili.</p>		
<p>Il progetto si caratterizza per l'elevato contenuto innovativo dei risultati che intende perseguire, risultati che potranno essere verificati attraverso l'esame dei seguenti 4 target funzionali: 1) Verifica sagoma limite; 2) Verifica infrastrutture -nell'ambito ferroviario, significativi risultati sono già stati ottenuti nel PON Railsafe, descritto nel capitolo precedente-; 3) Verifica segnaletica; 4) Verifica stato sede stradale e ferroviaria.</p>		
<p>Dai target suddetti è evidente che il sistema che ci si prefigge di ricercare non può essere inteso come un singolo device general purpose operante indifferentemente in entrambi gli ambiti, ma piuttosto come un apparato multisensoriale specifico per ciascuno dei contesti applicativi indicati, non necessariamente intercambiabile, in cui ogni sottosistema sensoriale può al</p>		

limite essere specializzato a trattare un singolo componente infrastrutturale. Ad esempio, considerando l'ambito ferroviario, il sottosistema progettato per ricostruire le gallerie non necessariamente sarà idoneo a ricostruire il muro di protezione della linea ferrata o i pali di sostegno della linea elettrica o la massicciata. Ogni componente infrastrutturale potrà avere il suo sottosistema di riferimento.

La prima fase di studio ha già prodotto una metodologia ed un prototipo oggetto della domanda di Brevetto [B. 6].

Consulenze

Dal 1992		Italia
È abilitato ad esercitare la Professione di Ingegnere sul territorio nazionale.		

Dal 1994	Procura della Repubblica	Italia
Fa parte di un team di consulenza tecnica coordinato dal Prof. G. Mastronardi (Elaborazione del Segnale e delle Immagini, Politecnico di Bari) e dal Prof. F. Introna (Medicina Legale, Università degli Studi di Bari) che è stato interpellato in numerosi procedimenti della Procura della Repubblica presso diversi Tribunali. È stato in prima persona "Consulente Tecnico" della Procura della Repubblica presso alcuni Tribunali in vari procedimenti penali. Il proprio settore di competenza riguarda l'elaborazione di immagini e segnali mirante al riconoscimento, su fotogrammi ripresi da circuiti di sicurezza, di particolari fisionomici degli indagati, o al riconoscimento del parlatore tra voci registrate nel corso di intercettazioni telefoniche predisposte dalla Magistratura.		

Dal 2003	MIUR	Italia
Svolge consulenza al MIUR come iscritto all'albo dei Revisori dei progetti di ricerca presentati al MIUR per il cofinanziamento.		

Dal 2004	CIVR	Italia
Valuta, nell'ambito della valutazione triennale della ricerca (VTR), diversi prodotti per conto del Comitato di Indirizzo per la Valutazione della Ricerca (CIVR).		

Credito Scientifico

Maggio 1995	IEEE	Rijeka, Croazia
È <i>invited speaker</i> al congresso internazionale IEEE-MIPRO '95.		

1996	AT&T Bell Laboratories	New Jersey, USA
I Laboratori AT&T Bell richiedono in visione alcuni dei suoi lavori scientifici concernenti "image and signal processing".		

1996	Facoltà di Ingegneria del Politecnico di Bari	Bari
Il Consiglio dei Docenti della Facoltà di Ingegneria del Politecnico di Bari, pronunciandosi favorevolmente in merito alla sua capacità e attitudine alla		

ricerca, gli propone all'unanimità un contratto di docenza per il modulo di "Fondamenti di Informatica", per il D.U. in Ingegneria Meccanica, sede di Foggia, A.A. 1995-'96. Tale incarico gli viene confermato nell' A.A. 1996-'97.

1996	University of Texas at Austin	Austin, TX, USA
------	-------------------------------	-----------------

Il Prof. Earl Swartzlander, del Dipartimento di Electrical and Computer Engineering dell'Università del Texas ad Austin, lo invita a trascorrere un periodo di ricerca presso il proprio dipartimento in collaborazione con l'Application Specific Processing Group, da lui coordinato.

1997	Int. Journal Engineering Applications of Artificial Intelligence	
------	--	--

Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale *International Journal Engineering Applications of Artificial Intelligence*.

Dal 1998	IEE Electronics Letters	
----------	-------------------------	--

Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale *IEE Electronics Letters*.

Dal 1999	IESI-CNR	Bari
----------	----------	------

È nominato *Collaboratore Scientifico Esterno dell'Isitituto di Elaborazione delle Immagini CNR* di Bari.

Dal 1999	IEEE Transactions on Signal Processing	
----------	--	--

Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale *IEEE Transactions on Signal Processing*.

Dal 1999	IEEE Transactions on Image Processing	
----------	---------------------------------------	--

Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale *IEEE Transactions on Image Processing*.

1999	Tampere University of Technology	Tampere (Fi)
------	----------------------------------	--------------

Il Prof. Jaakko Astola, Direttore del Tampere International Center for Signal Processing, lo invita a trascorrere il periodo estivo come *Visiting Researcher* nel Centro da lui diretto. Tale invito comprende un rimborso di spese per il viaggio e l'alloggio unitamente ad una diaria giornaliera.

1999	2000 IEEE Int. Symp. on Circuits and Systems (ISCAS 2000)	
------	---	--

Gli è richiesto di referare un articolo sottomesso per la presentazione al *2000 IEEE International Symposium on Circuits and Systems (ISCAS 2000)*.

1999	4 th World Multiconf. on Systemics, Cybernetics and Informatics	
------	--	--

Gli è richiesto di referare un articolo sottomesso per la presentazione alla *4th World Multiconference on Systemics, Cybernetics and Informatics (SCI 2000)*.

2000	Int. Journal Computers & Electrical Engineering	
------	---	--

Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale *Computers & Electrical Engineering*.

2001	IEEE Int. Symp. on Circuits and Systems (ISCAS 2001)	
Gli è richiesto di referare articoli sottomessi per la presentazione al <i>2001 IEEE International Symposium on Circuits and Systems (ISCAS 2001)</i> .		
Dal 2001	ISSIA-CNR	Bari
È ricercatore associato all'Istituto di Studi sui Sistemi Intelligenti per l'Automazione (ISSIA) del CNR, nell'ambito della convezione quadro tra il CNR e il Politecnico di Bari.		
Dal 2002	<i>International Journal of Systems Architectures</i>	
Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale <i>International Journal of Systems Architectures</i> .		
Dal 2002	<i>IEEE Signal Processing Letters</i>	
Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale <i>IEEE Signal Processing Letters</i> .		
2002	AICA (Associazione Italiana Calcolo Automatico)	
È membro del Comitato Organizzatore del Congresso AICA (Associazione Italiana Calcolo Automatico) 2002.		
Dal 2003	MIUR	Italia
È iscritto all'albo dei Revisori dei progetti di ricerca presentati al MIUR per il cofinanziamento. Gli è affidato l'incarico di revisione di alcuni progetti di ricerca di interesse nazionale MIUR-PRIN.		
Dal 2004	<i>IEEE Trans. on Circuits and Systems for Video Technology</i>	
Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale <i>IEEE Transactions on Circuits and Systems for Video Technology</i> .		
Dal 2004	<i>Journal of Electronic Imaging</i>	
Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale <i>Journal of Electronic Imaging</i> , edita dalla SPIE.		
Dal 2004	<i>Journal of VLSI Signal Processing</i>	
Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale <i>Journal of VLSI Signal Processing</i> , edita dalla Springer.		
Dal 2005	<i>Computing in Science & Engineering</i>	
Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale <i>Computing in Science & Engineering</i> , edita dalla IEEE Computer Society.		
Dal 2006	IEEE Transactions on Multimedia	
Gli è richiesto di referare articoli sottomessi per la pubblicazione sulla rivista internazionale <i>IEEE Transactions on Multimedia</i> .		

Brevetti

1994	CNR	Italia
[B. 1]	E. Di Sciascio, R. Guzzardi, D. Marino, F. Marino, <i>Metodo e Dispositivo per la Ricostruzione al Volo di Dati di Tomografia ad Emissione di Positroni</i> , Brevetto di proprietà del CNR , registrato il 21 Marzo 1997 (Num. 1269154).	
1994	CNR	Italia
[B. 2]	E. Di Sciascio, R. Guzzardi, D. Marino, F. Marino, <i>Metodo e Dispositivo per la Ricostruzione al Volo di Dati di Tomografia ad Emissione di Positroni</i> , Brevetto di proprietà del CNR , registrato il 21 Marzo 1997 (Num. 1269154).	
2000	Intel Corporation	USA
[B. 3]	T. Acharya, L. J. Karam, F. Marino, <i>Compression of Color Images Based on a 2-Dimensional Discrete Wavelet Transform Yielding a Perceptually Lossless Image</i> , Brevetto depositato negli Stati Uniti e in Taiwan di proprietà della Intel Corporation , approvato dall'US Patent & Trademark Office il 28 Novembre 2000 (Num. 6154493).	
[B. 4]	T. Acharya, L. J. Karam, F. Marino, <i>Real-time Algorithms and Architectures for Coding Images Compressed by DWT-Based Techniques</i> , Brevetto depositato negli Stati Uniti e in Taiwan di proprietà della Intel Corporation , approvato dall'US Patent & Trademark Office il 26 Settembre 2000 (Num. 6124811).	
2005	CNR	Italia
[B. 4]	A. Distante, F. Marino, P.L. Mazzeo, M. Nitti, E. Stella, <i>Metodo e Sistema automatico di ispezione visuale di una infrastruttura</i> , Breve tto di invenzione industriale, di proprietà del CNR , registrato il 30 Maggio 2005 (Rif. RM 2005 A 000381).	
2007	CNR	Italia
[B.5]	A. Distante, M. Nitti, E. Stella, P.L. Mazzeo, F. Marino, <i>Automatic Method and System for Infrastructure Visual Inspection</i> , Brevetto internazionale, di proprietà del CNR , registrato il 17 Luglio 2006 e pubblicato dalla World Intellectual Property Organization (WIPO) il 25 Gennaio 2007 (Rif. WO 2007/010473 A2).	
2008	CNR	Italia
[B.6]	P. De Ruvo, A. Distante, M. Nitti, E. Stella, F. Marino, <i>OMNISLICE: Sensore omnidirezionale per la ricostruzione 3D da mezzi mobili</i> , Domanda di Brevetto internazionale di proprietà del CNR .	

Pubblicazioni Didattiche

Atti Interni d'Ausilio alla Didattica

- [PD. 1] F. Marino, *La Rappresentazione Digitale delle Immagini*, Atto Interno del DEE, Politecnico di Bari N. 1/00/D; **ausilio didattico** per il corso di “Fondamenti di Informatica” (accorpato per il C.d.L. in Ingegneria Civile ed il C.d.L. in Ingegneria Edile), A.A. 1999-2000.
- [PD. 2] F. Marino, G. Mastronardi *Iper testo Multimediale di Ausilio alla didattica per i Corsi di Calcolatori Elettronici*, **CD-ROM multimediale** realizzato con il contributo del Politecnico di Bari, 2003.

Pubblicazioni Scientifiche

Nell'elenco seguente, per ogni lavoro è riportato -quando disponibile- l'Impact Factor attribuito dall'ISI alla rivista nell'anno di pubblicazione.

Inoltre, per i lavori che hanno riscosso particolare attenzione presso la comunità scientifica internazionale si è riportato anche il numero di citazioni (qualora esse siano risultate pari almeno a 10 da una consultazione del sito Scholar Google nel settembre 2008).

Capitoli di Libro

- [L.1] F. Marino and E. Stella, "ViSyR: a Vision System for RealTime Infrastructure Inspection", in *Vision Systems Applications*, Book edited by Goro Obinata and Ashish Dutta, Ars Journal, 2007, pp. 111-142, (ISBN 978-3-902613-01-1).

Periodici a Diffusione Internazionale (Special Issues Monotematiche)

- [RI. 1] F. Marino, T. Acharya, L. J. Karam, “Wavelet-Based Perceptually Lossless Coding of R-G-B Images”, *Journal of Integrated Computer-Aided Engineering, Special Issue on Industrial Applications of the Wavelet Transforms*, (IOS Press), Vol. 7, n. 2, April 2000, pp. 117-134 (ISSN 1069-2509) (**IF: 0.128**).
- [RI. 2] F. Marino, E. Stella, A. Branca, N. Veneziani, A. Distante, “Specialized Hardware for Real Time Navigation”, *Real-Time Imaging, Special Issue on Fast Energy-Minimization-Based Imaging and Vision Techniques*, (Academic Press), Vol. 7, April 2001, pp. 97-108 (ISSN 1077-2014) (**IF: 0.471**).

Periodici a Diffusione Internazionale (Issues Ordinarie)

- [RI. 3] F. Marino, G. Mastronardi, “Quality Enhancement in Image Enlargement”, *Lecture Notes in Computer Science*, vol. 974 (Springer-Verlag, Heidelberg, 1995), pp. 435-440 (ISSN 0302-9743) (**IF 1999: 0.872**).
- [RI. 4] F. Marino, E. Stella, N. Veneziani, A. Distante, “Real Time Architecture for Visual Robot Navigation”, *Lecture Notes in Computer Science*, vol. 1311 (Springer-Verlag, Heidelberg, 1997), pp. 93-100 (ISSN 0302-9743) (**IF 1999: 0.872**).

- [RI. 5] F. Marino, "On-the-Fly Pipelined Convolver", *IEE Electronics Letters*, vol. 34, n. 12, June 1998, pp. 1198-1200 (ISSN 0013-5194) (IF: 1.152).
- [RI. 6] F. Marino, "A Two-Level Interleaving Architecture for Serial Convolver", *IEEE Transactions on Signal Processing*, vol. 47, n. 5, May 1999, pp. 1481-1486 (ISSN 1053-587X) (IF: 1.552).
- [RI. 7] F. Marino, E. E. Swartzlander, "Parallel Implementation of Multidimensional Transforms Without Interprocessor Communication", *IEEE Transactions on Computers*, vol. 48, n. 9, Sept. 1999, pp. 951-961 (ISSN 0018-9340) (IF: 1.057). CITATO da 10 Pubblicazioni.
- [RI. 8] F. Marino, V. Piuri, E. E. Swartzlander, "A Parallel Implementation of the 2-D Discrete Wavelet Transform Without Interprocessor Communications", *IEEE Transactions on Signal Processing*, vol. 47, n. 11, Nov. 1999, pp. 3179-3184 (ISSN 1053-587X) (IF: 1.552). CITATO da 13 Pubblicazioni.
- [RI. 9] F. Marino, "A 'Double-Face' Bit-Serial Architecture for the 1-D Discrete Wavelet Transform", *IEEE Transactions on Circuits and Systems II*, vol. 47, n. 1, Jan. 2000, pp. 65-71 (ISSN 1057-7130) (IF: 0.531). CITATO da 11 Pubblicazioni.
- [RI. 10] F. Marino, D. Gevorkian, J. T. Astola "Highly Efficient High-Speed/Low-Power Architectures for the 1-D Discrete Wavelet Transform", *IEEE Transactions on Circuits and Systems II*, vol. 47, n. 12, Dec. 2000, pp. 1492-1502 (ISSN 1057-7130) (IF: 0.531). CITATO da 18 Pubblicazioni.
- [RI. 11] F. Marino, "Efficient High-Speed/Low-Power Pipelined Architecture for the Direct 2-D Discrete Wavelet Transform", *IEEE Transactions on Circuits and Systems II*, vol. 47, n. 12, Dec. 2000, pp. 1476-1491 (ISSN 1057-7130) (IF: 0.531). CITATO da 11 Pubblicazioni.
- [RI. 12] F. Marino, "Two Fast Architectures for the Direct 2-D Discrete Wavelet Transform", *IEEE Transactions on Signal Processing*, vol. 49, n. 6, June 2001, pp. 1248-1259 (ISSN 1053-587X) (IF: 1.268). (PRODOTTO SELEZIONATO DAL POLITECNICO DI BARI PER LA VALUTAZIONE CIVR NELL'AMBITO DEL PANEL 09 - Ingegneria industriale e dell'informazione). CITATO da 24 Pubblicazioni.
- [RI. 13] G. Mastronardi, M. Castellano, F. Marino, "Steganography Effects in Various Formats of Images. A Preliminary Study", *International Scientific Journal of Computing*, vol. 1, n. 1, 2002, pp. 18-22 (ISSN 1727-6209).
- [RI. 14] F. Marino, A. Distante, P.L. Mazzeo and E. Stella, "A Real Time Visual Inspection System for Railway Maintenance: Automatic Hexagonal Headed Bolts Detection", *IEEE Transactions on Systems, Man and Cybernetics-Part C*, vol. 37, n. 3, Maggio 2007, pp. 418-428 (ISSN 1094-6977).
- [RI. 15] P. De Ruvo, E. Stella, A. Distante, M. Nitti, and F. Marino "A Real Time Visual Inspection System for Railway Maintenance: Automatic Rail Detection and Tracking", *The Open Cybernetics & Systemics Journal*, vol. 2, pp.57-67, Febbraio 2008 (ISSN: 1874-110X).

Proceedings di Conferenze Internazionali

- [CI. 1] A. Guerriero, F. Marino, "Matching Algorithms and Machines for Large Structured Problems", *Proceedings of the Int. Workshop on Parallel Computing*, Trani, 1991, pp. 237-241 (ISBN 0-88986-147-1).
- [CI. 2] F. Marino, "On the fly Convolution of Long Numerical Sequences with Long Filter Functions: a Fine Grain Architecture for VLSI Implementation", *Proceedings of the 1st Int. IEEE, IEE, EURASIP Conf. on DSP & 2nd Int. Conf. on Computer Application to Engineering Systems*, Nicosia (Cipro), 1993, pp. 408-413 (ISBN 9963-607-02-0).
- [CI. 3] F. Marino, "Multi-Channel Shared-Memory Device for Parallel Processing", *Proceedings of the 20th IASTED-ISMM Int. Conf. on Applied Informatics*, Annecy (Francia), 1994, pp. 124-127 (ISBN 0-88986-190-0).
- [CI. 4] F. Marino, G. Mastronardi, "A Systolic Array for on-the-fly Image Processing", *Proceedings of the 6th IASTED-ISMM International Conference on Parallel and Distributed Computing and Systems*, Washington (D.C.-USA), 1994, pp. 173-176 (ISBN 0-88986-206-0).
- [CI. 5] F. Marino, G. Mastronardi, "On Geometric Descriptors of Edges", *Proceedings of the Workshop on Autonomous Navigation and Surveillance Systems, sponsored by Commission of European Communities*, Tecnopolis CSATA Novus Ortus, Valenzano, 1994, pp. 11-18.
- [CI. 6] M. Baldassarre, F. Marino, G. Mastronardi, M. Minchilli, "Confronto tra Algoritmi di Identificazione di Punti Omologhi in Immagini Digitali Multiple", *Proceedings of the 1st CNR-IRIS International Workshop "Fotogrammetria e la Storia" - Sessione "Sistemi Digitali"*, Bari, 1994, pp.105-110.
- [CI. 7] L. Baldassarre, F. Mangafà, F. Marino, G. Mastronardi, "On Detection and Analysis of Edges", *Proceedings of the IAC, IEI, CNR Workshop on Common Methodologies for Image Synthesis and Analysis*, Roma, 1994, pp. 12-19.
- [CI. 8] F. Marino, G. Mastronardi, "Techniques of Image Enlargement", invited paper in *Proceedings of the 18th IEEE International Conference MIPRO '95*, Rijeka (Croazia), 1995, pp. 1-13.
- [CI. 9] F. Marino, "A Fixed-Point Real Time Systolic Convolver without Precision Loss", *Proceedings of the 7th International IEEE Symposium on Parallel and Distributed Processing*, S. Antonio (TX-USA), 1995, pp. 644-651 (ISBN 0-8186-7195-5).
- [CI. 10] F. Marino, R. Guzzardi, E. Di Sciascio, "Data Management for Real Time Fully 3-D Tomograph Parallel Processing", *Proceedings of IEEE-AEI 8th MELECON '96 Industrial Applications in Power Systems, Computer Science and Telecommunications*, 1996, pp. 1063-1066, vol II (ISBN 0-7803-3109-5).
- [CI. 11] F. Marino, G. Mastronardi, "A Robust Algorithm for the Digital Stereo Matching", *Proceedings of IEEE-AEI 8th MELECON '96 Industrial Applications in Power Systems, Computer Science and Telecommunications*, 1996, pp. 120-123, vol I (ISBN 0-7803-3109-5).

- [CI. 12] F. Marino, G. Mastronardi, "Hy2: A Hybrid Segmentation Method", *Proceedings of the International IEEE-SPS, IEEE UK&RI and IEE Workshop on Image and Signal Processing (IWISP'96)*, Manchester (UK), 1996, pp. 311-314 (ISBN 0-444-82587-8).
- [CI. 13] F. Marino, A. Branca, E. Stella, A. Distante, "Specialized Hardware for Real Time Navigation" *Proceedings of the IEEE Int. Conf. On Intelligent Transportation Systems (ITSC'97)*, Boston (MA), 1997, pp. 111-116.
- [CI. 14] F. Marino, T. Acharya, L. J. Karam, "A Perceptually Lossless Compression for RGB Images", *Proceedings of the IEEE-IASTED International Conference on Signal and Image Processing*, Las Vegas, NV, 1998, pp. 169-172 (ISBN 0-88986-274-5).
- [CI. 15] F. Marino, T. Acharya, L. J. Karam, "A DWT-Based Perceptually Lossless Color Image Compression Architecture", *Proceedings of the 32nd IEEE-Asilomar Conference on Signal Systems and Computers*, 1998, vol. 1, pp. 149-153 (ISBN 0-7803-5148-7).
- [CI. 16] F. Marino, D. Gevorkian, J. T. Astola "High-Speed/Low-Power 1-D DWT Architectures with High Efficiency", *Proceedings of the 2000 IEEE International Symposium on Circuits and Systems (ISCAS 2000)*, Ginevra 2000, vol. 5, pp. 337-340 (ISBN 0-7803-5485-0).
- [CI. 17] D. Gevorkian, F. Marino, S. Aghaian, J. T. Astola "Highly Efficient Fast Architectures for the Discrete Wavelet Transforms Based on Their Flowgraph Representation", *Proceedings of the European Signal Processing Conference (EUSIPCO 2000)*, Aprile 2000, pp. 1945-1948.
- [CI. 18] D. Gevorkian, F. Marino, S. Aghaian, J. T. Astola "Flowgraph Representation of Discrete Wavelet Transforms and Wavelet Packets for Their Efficient Parallel Implementation", *Proceedings of the International TICSP Workshop on Spectral Transforms and Logic Design for Future Digital Systems (SPECLOG 2000)*, June 2-3, 2000, Tampere, Finland.
- [CI. 19] G. Mastronardi, M. Castellano, F. Marino, "Steganography Effects in Various Formats of Images. A Preliminary Study", *Proceedings of the International IEEE Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS'2001)*, Foros (Ukraine), July 1-4, 2001, pp. 116-119 (ISBN 0-7803-7164-X).
- [CI. 20] G. Mastronardi, F. Marino, M. Roncone "How to infect discrete wavelet Transform in Data-Hiding Applications", *Proceedings of the 3rd JSIAM-SIMAI Symposium 2002*, pp. 14, Cagliari, Italy, 27-31 May 2002.
- [CI. 21] F. Marino, G. Mastronardi "On the Steganography Effects in Digital Images", *Proceedings of the 2nd WSEAS International Conference on MULTIMEDIA, INTERNET and VIDEO TECHNOLOGIES (WSEAS ICOMIV 2002)*, Koukounaries, Greece, pp. 25-28, 2002.
- [CI. 22] G. Mastronardi, F. Marino, V. Bevilacqua "An Investigation on Capacity/Size Ratio in Steganography Techniques Using JPEG Image", *Proceedings of the Congress AICA '02*, Bari, 2002, pp. 430-432.

- [CI. 23] G. De Ruvo, P. De Ruvo, F. Marino, G. Mastronardi, P.L. Mazzeo and E. Stella, "A FPGA-Based Architecture for Automatic Hexagonal Bolts Detection in Railway Maintenance," *IEEE International Workshop on Computer Architecture for Machine Perception - CAMP05*, Palermo, 2005, pp. 219-224 (ISBN/ISSN: 0-7695-2255-6).
- [CI. 24] D. Introna, F. Marino, "JASTEG2000: Steganography for JPEG2000 Coded Images," *IEEE International Conference on Security and Cryptography - SECRCRYPT 2006*, Setubal (Portugal) 2006, pp. 329-336 (ISBN: 972-8865-63-5).

Proceedings di Conferenze Nazionali

- [CN. 1] F. Marino, G. Mastronardi, "Classificazione e Identificazione di Pattern Mediante Momenti di Ordini Superiori", *Proceedings of the 2nd Congress SIMAI '94*, Capri, 1994, pp. 430-432.
- [CN. 2] F. Marino, "Elaborazione Parallela di Pattern Lineari Mediante Memoria Condivisa a Due Livelli di Indirizzamento", *Proceedings of the Congress AICA '94*, Palermo, 1994, pp. 1405-1420.

Dissertazioni

- [D. 1] F. Marino, *Soluzioni VLSI per Processore SAR d'Aereo*, **Tesi di Laurea Sperimentale** in Ingegneria Elettronica, indirizzo Calcolatori Elettronici, Politecnico di Bari, Bari, 1991.
- [D. 2] F. Marino, *Architetture Specializzate di Calcolo Parallelo per Elaborazioni On-the-Fly*, **Tesi di Dottorato**, Politecnico di Bari, Bari, 1995.

Technical Reports

- [TR. 1] F. Marino, *A Computationally Efficient High-Performance Parallel Algorithm for Real Time 2-D DWT*, TRC, Arizona State University Technical Report N. TRC-ISP-LJK-9802, Tempe (AZ), 1998.
- [TR. 2] F. Marino, L. J. Karam, T. Acharya, *Ringling Artifact Removal Techniques*, TRC, Arizona State University Technical Report N. TRC-ISP-LJK-9803, Tempe (AZ), 1998.
- [TR. 3] F. Marino, L. J. Karam, T. Acharya, *Techniques for Motion Compensation: A Survey*, TRC, Arizona State University Technical Report N. TRC-ISP-LJK-9804, Tempe (AZ), 1998.
- [TR. 4] F. Marino, *A 2-D DWT Systolic Architecture for Image Capture Devices*, TRC, Arizona State University Technical Report N. TRC-ISP-LJK-9805, Tempe (AZ), 1998.
- [TR. 5] F. Marino, L. J. Karam, T. Acharya, *A perceptually Lossless Algorithm and Architecture for 2-D DWT Based RGB Image Compression*, TRC, Arizona State University Technical Report N. TRC-ISP-LJK-9806, Tempe (AZ), 1998.